2. félévi beszámoló

Zeffer Tamás

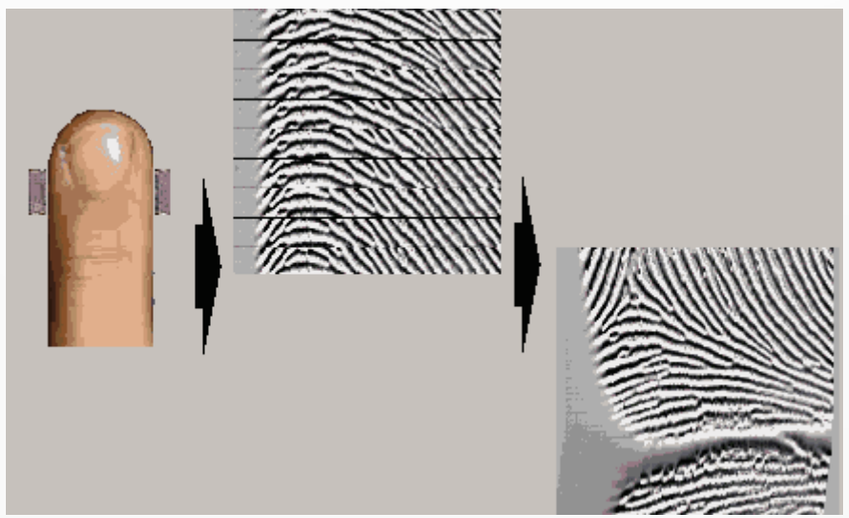
Anyagtudományok és Technológiák Doktori Iskola PhD Program

Témavezető: Csikósné Dr. Pap Andrea Edit

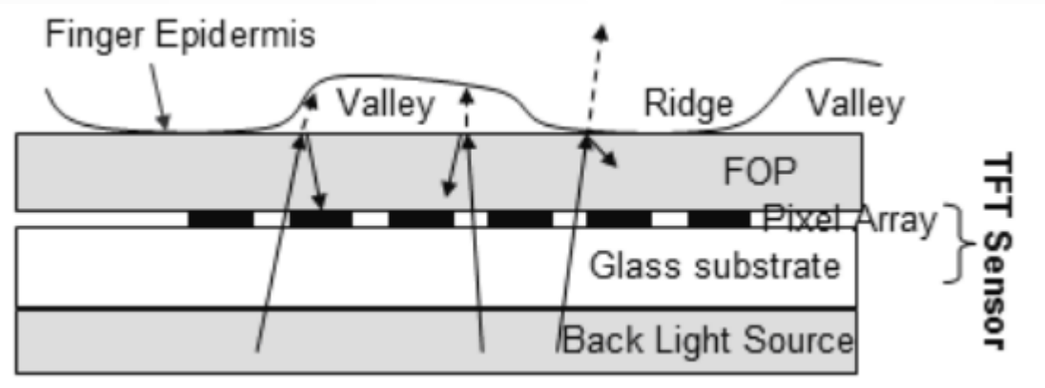
Választott témám: Vékonyfilm technológiával megvalósított érzékelő áramkörök

Téma: LCD képernyőbe integrálható, ujjlenyomat képfeldolozó képességgel rendelkező, optikai érzékelő

- Képernyőbe Integrált: ezért Vékonyréteg Tranzisztor Technológia (TFT LCD)
- Képfeldolgozást segítő: a hardver az ujjlenyomat fodrait binarizálja
- Működés: „swipe sensor” – az érzékelőn végighúzott ujjbegy (8-20 soros pixel mátrix)



Optikai Érzékelés



A fény előállítása LED által (backlight)
Az ujjbegyi bőrlécekről visszavert fénysugarakat érzékeljük

Amivel foglalkozom, Amivel nem. Hogyan lenne felismerhető a piacon?

amivel foglalkozom:

- LCD gyártási technológiával létrehozott áramkör
- A TFT az AMLCD–ben digitális kapcsolásokra alkalmazott TFT
- Hydrogenated Amorphous Silicon

Amiről fel lehet majd ismerni:

- bárhol a képernyőn be tud olvasni ujjlenyomatot
- akár több ujjlenyomatot egyidőben
- vagy akár tenyeret is azonosíthat

Jelenlegi ujjlenyomat érzékelő megoldások:

- „under screen sensor”- egy külön érzékelő chip a képernyő alatt
- több telefonban megtalálható (Oppo, OnePlus,Samsung, Huawei (Ultrahang és optikai érzékelők)
- nem OLED képernyők

System On Display vagy SOD

Utópikus jövő? Van erre igény?

SOD „System On Display” elképzelés (nagy sz. teljesítményű áramkörök üvegre kerülnek)

- **Nagy számú eladás**
- **Intel a kutatóknak könyvben üzen**
- **Display gyártási technológia olcsó (relatív)-> olcsó TFT áramkör**

BUT:

-gyengén teljesítenek a TFT transzisztorok (a-Si:H)

-low mobility

-kink effect

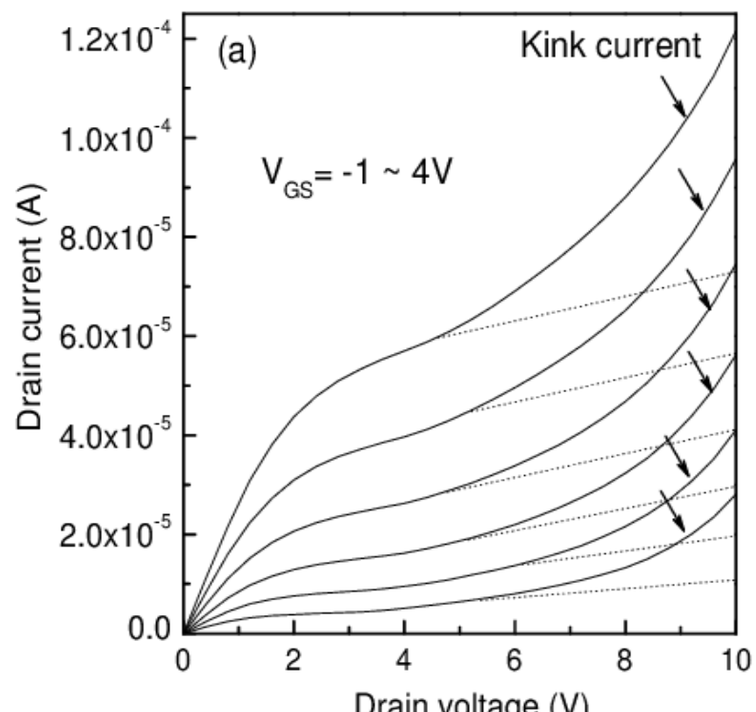
-mismatch

-higher leakage

System on Display – Tervezési Korlátok

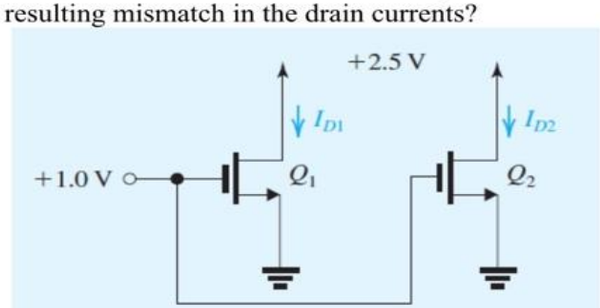
- alacsony mobility cm2/(V·s) – gain

- kink effect;



-
- nagyobb mismatch

1- The figure below shows two NMOS transistors operating in saturation at equal VGS and VDS. Transistor $Q1$ has $Vt = 0.7$ V, and the process transconductance parameter *of* 125 μA/V^2. If Q1 and Q2 are matched except for a maximum possible mismatch in their W/L ratios of 3%, what is the maximum resulting mismatch in the drain currents?



Kutatások az LCD-be integrált ujjlenyomat érzékelőkről (a-SI:H alapú)

A nehezen elérhető cél: elegendő szürkeárnyalatos skála (FBI standard 256 árnyalat)

Probléma, az anyag nem elég homogén – pixelenkénti nagy „mismatch”
Analóg tervezés nem jellemző a tranzisztorok miatt. A technológia kialakításának elsődleges célja a digitális működés
Megoldások: jobb érzékelő és jobb kiolvasási technikák

Válaszok a magas SNR (signal to noise) elérésére:

- Újabb és különböző típusú (diódás és tranzisztoros) fényérzékelők bemutatása esetleg plusz gyártástechnológiai lépésekkel, és
- kis mértékben jellemző a kiolvasó áramkörök tuningolása.

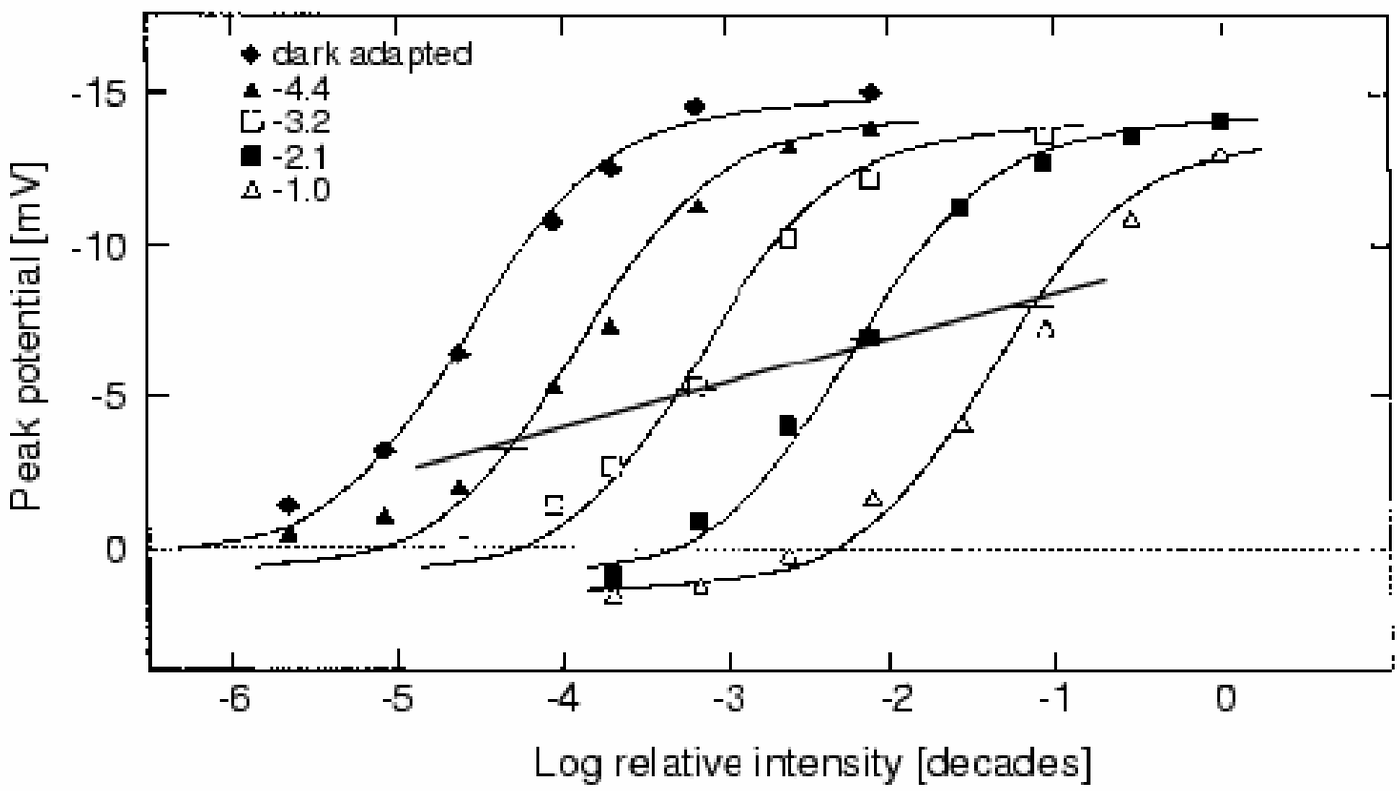
Jelenlegi megközelítésem az anyagtechnológiai problémára

- Pixelenkénti jelfeldolgozás.
- Biológiától kölcsönözünk ötletet.
- A receptor adoptálja környezeti megvilágítást és az adoptált környezeti megvilágításban lesz a pixeláramkörünk érzékeny.

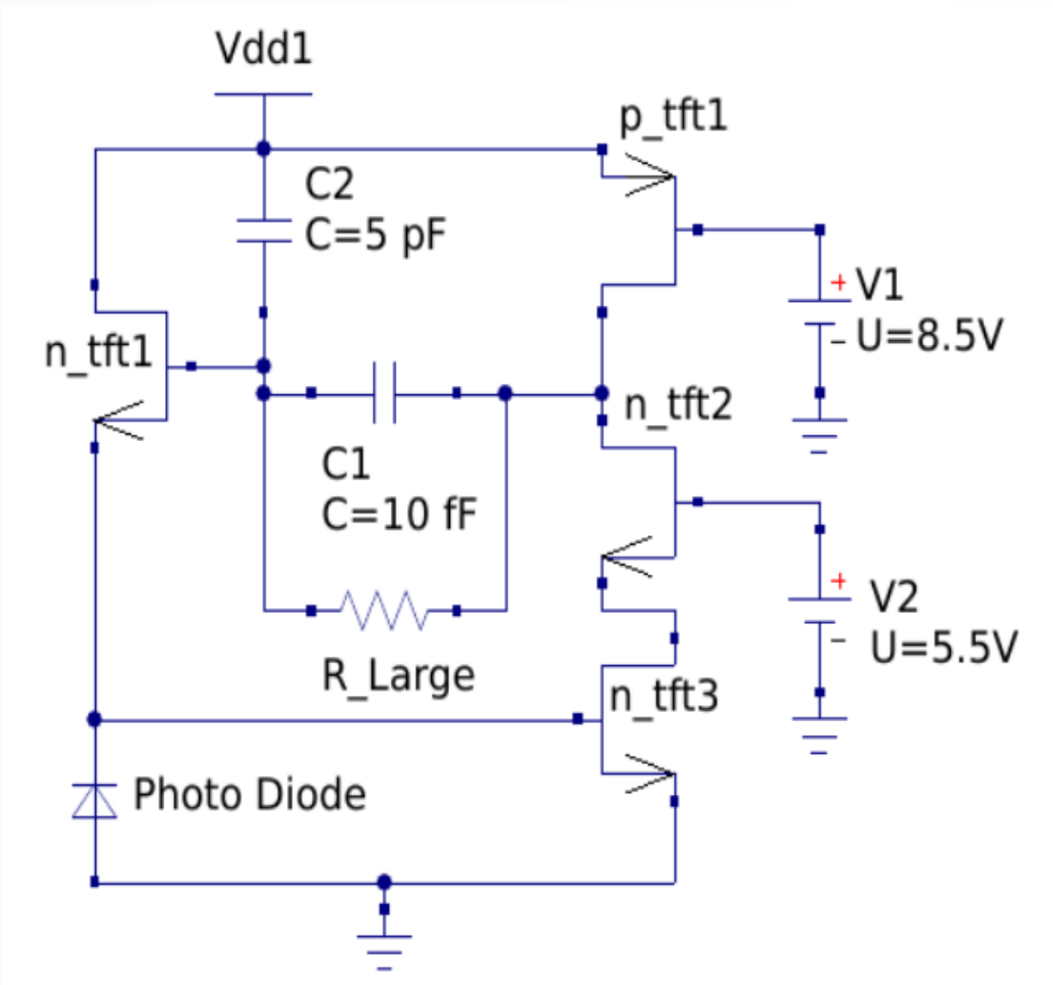
Újdonság

- A hardver megoldást ujjlenyomat érzékelésre nem használták
- jó eséllyel megoldhatja a technológiából származó nagy FPN (fixed pattern nosie) problémát
- (idegrendszerre jellemző) paralel számolással képfeldolgozást old meg

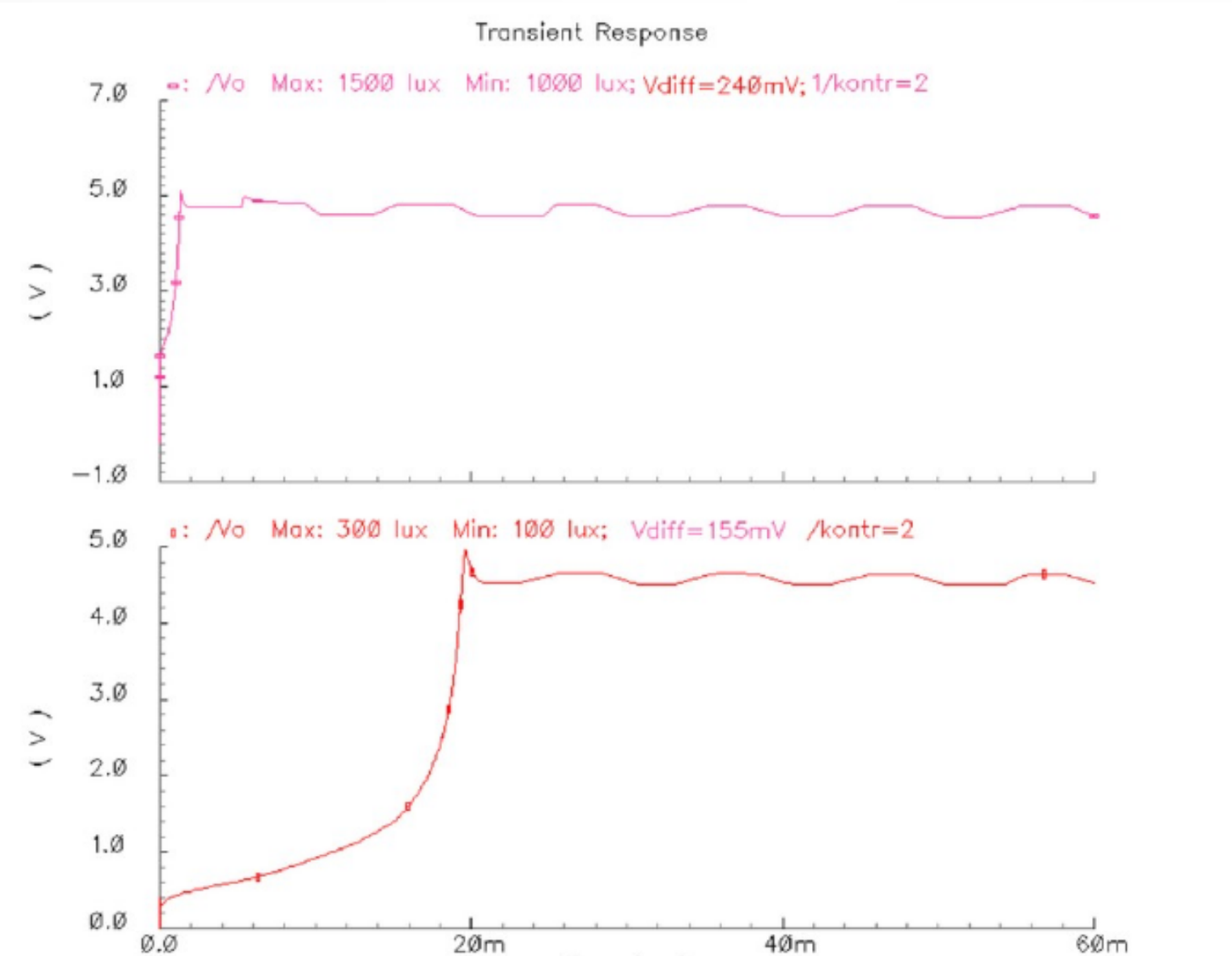
Gerincesek fényérzékelő idegsejtének működése



Pixeláramkör



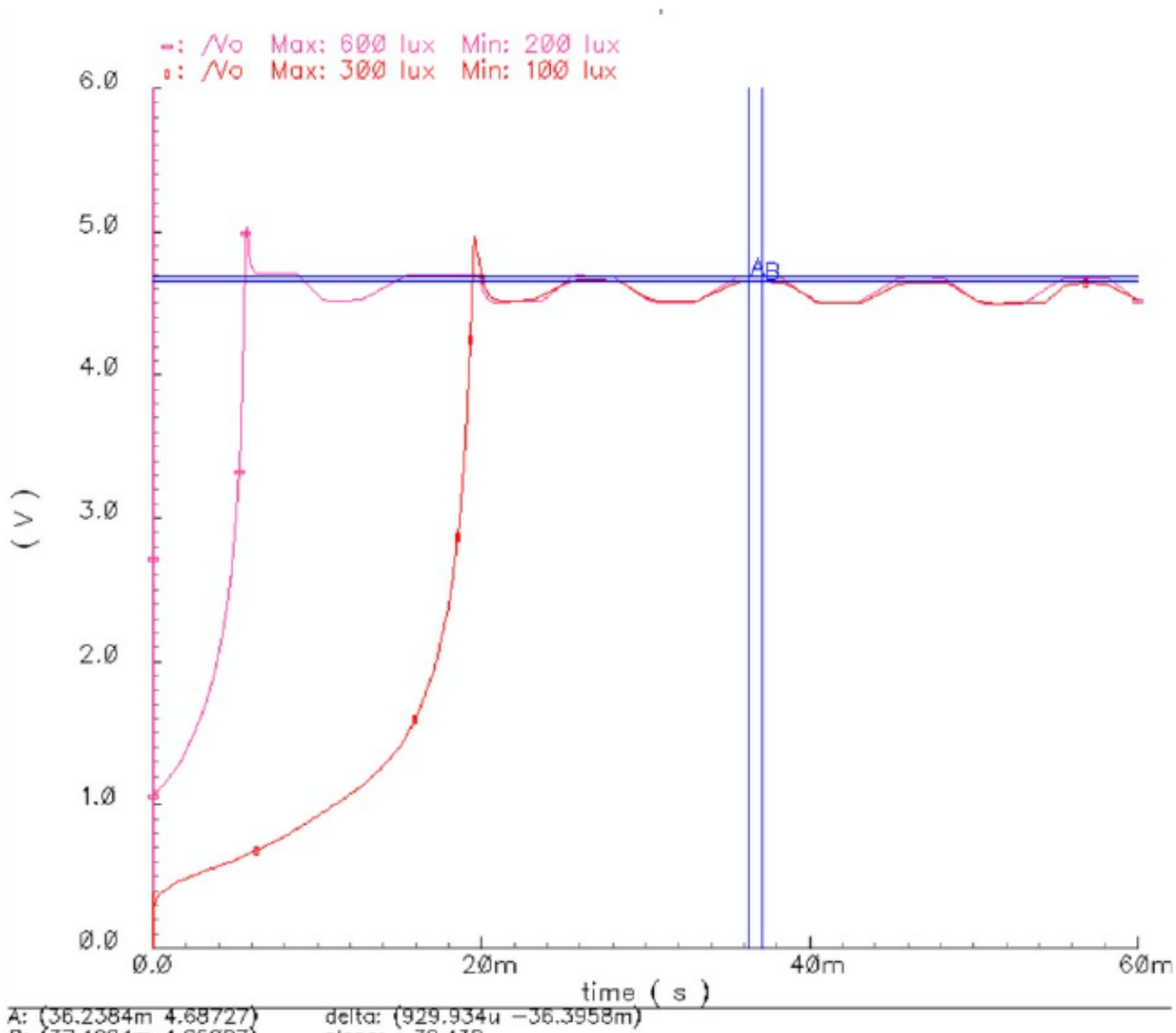
Szimuláció I.: **Adoptálja a környezeti megvilágítást**



Nagy megvilágítás
Kontraszt=2

Alalcsony megvilágítás
Kontraszt=2

Szimuláció II.: Mismatch két pixel között



- Megvilágítással szimulált jel különbség.
- Azonos a kontraszt (2), azaz a képi bemenet azonos
- Mismatch 36 mV

A félvezető modellezés: BSIM vs Comsol

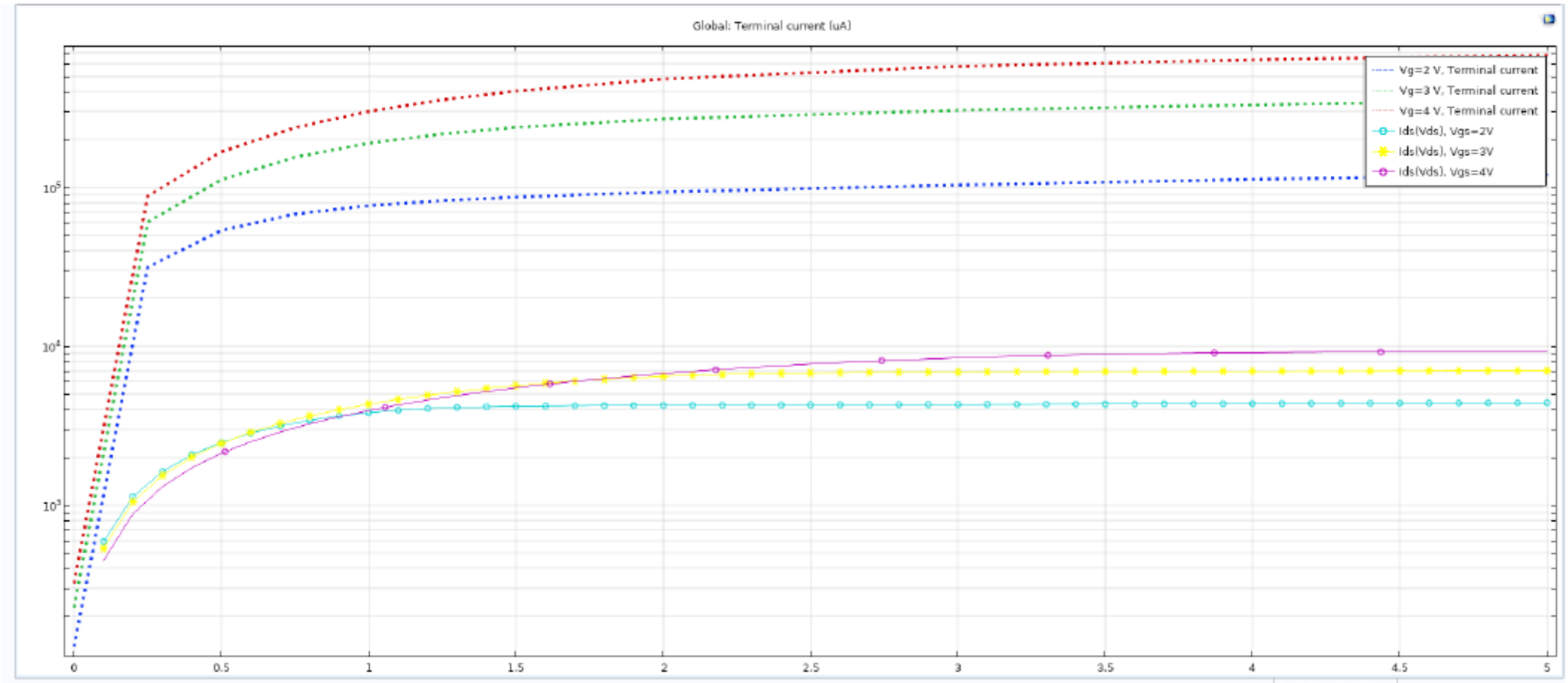
változó neve	változó angol neve	1.6um channel length MOSFET	értékváltozás (k:scaling factor)	180nm, Short Channel length MOSFET (newer generation)
s/d bővítés	s/d extension	200nm	k	22,4nm
p típusú hordozó szennyezése	Substrate doping	10e-17	1/k	8.9e-16
S/D szennyezés nagysága (maximum érték)	S/D doping	10e-19	1/k	8.9e-18
S/D mélység	S/D Depth	100nm	Foundry model	100nm/2
Junction Depth(S/D)	adalékprofil mélysége	250nm (y irány) 200nm (x irány)	Foundry model (XJ)	23nm (becsült) 100nm/2
Gate Oxid Vastagság	Gate Oxide	30nm	Foundry model value (TOX)	45nm
csatorna hossza	Gate Length	1,6 mikrométer	k	180nm

Táblázat: a szimuláció során használt méreteket és egyéb értékeket mutatja (scaling factor: k=0.112)

- Comsol
- Arora, Lombardi, Caughey-Thomas mobility calculation

☺ Better Ids

Félvezető modell Ids(Vds)



Ábra 3: Ids(Vds) Vgs=2V,3V,4V esetekre, COMSOL kontra BSIM

Summary: Utilization of **Taguchi method** in designing Analogue. Perfomed based on BULK CMOS model and foundry data

- Cascode arrangement looking for high gain, speed, small signal Rout, power dissipation, and voltage swing.
- factors that have the most impact on the responses
- Because of process variations, expecting different factors for the same design between the short channel BULK CMOS and LCD TFT
- What we compare:

Design of short channel	Design of Long channel	Hand calculation	Thin Film (not available, to be completed)
x	x		
x		x	
	x	x	
		x	x
	x		x

	Small Dsgn Predictions close to simulation	Large Dsgn Prediction close to simulation
Av	Yes	Yes
Ro	Yes	Yes
BW	Not checked	Not checked
swing	Not checked	Not checked
power	Not checked	Not checked

Taguchi Módszer: Summary of Results: ranked factors for small and large area circuits, and for thinking model analyzis

- Assumption: all tr.-s in saturation
- W/L : 10x(W/L), expected same gain, better tr. r_{ds} (=r_0)
- Lambda : inv. prop. channel length
- g_m: prop. channel width
- poles: channel capacitances and resistances at the nodes

Rank:1	Small	Large	Hand Calculaction (anylízis)
Av	W3↓	W3↓	gm1, λ
Ro	W3↓	W3↓	λ
BW	W3↑	W2↓	poles
swing	W3↓	W3↓,Vb3↑	bias
power	Vb3↑	W3↑	I[μA]:Vb3,W3

Rank: 3	Small	Large	Hand (ranking is not applicable)
Av	Vb2↑,W2↑	W1↑,Vb2↑	gm1, λ
Ro	W2↑,Vb2↑	Vb2↑,W1↑	λ
BW	Vb2↓	Vb2↓	poles
swing	W1↑	-	bias
power	W2,W1↓	-	I[μA]:Vb3,W3

Rank: 2	Small	Large	Hand (ranking is not applicable)
Av	Vb3↑	Vb3↑	gm1, λ
Ro	Vb3↑	Vb3↑	λ
BW	V2↓,Vb3↓	W3↑	poles
swing	Vb3↑,W2↑	W2↑	bias
power	W3↓	W3↓	I[μA]:Vb3,W3

- „-” means can be neglected (no significance)
- Ex.: two values in one cell means close to same effect
- No arrow means optimal value found

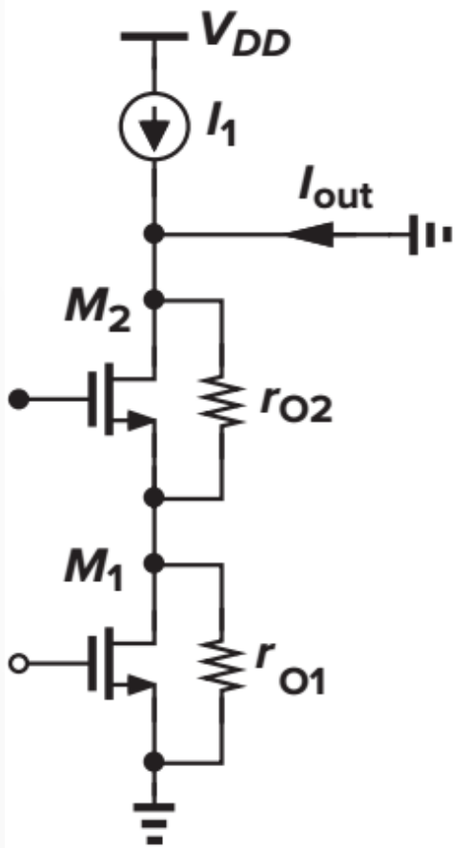
Advantages

- Provides a good comparison across designs that should, in theory, have the same general model (factors-> response relationship).
- Provides more details on the differences between major factors of various ranks.
- The design octogon trade-offs are visible and more detailed.

Disadvantages

- No simulation support. Therefore; it takes time to extract data. It should be automated.
- Despite a few papers, there is no design methodology based on this research topic (DoE-s).
- Keep in mind that all transistors must be in saturation during the analysis (else false conclusions)

Note about Hand Calculation - „thinking model”



$$I_{out} = g_{m1} V_{in} \frac{r_{O1}}{r_{O1} + \frac{1}{g_{m2} + g_{mb2}} \Big\| r_{O2}}$$

$$G_m = \frac{g_{m1} r_{O1} [r_{O2}(g_{m2} + g_{mb2}) + 1]}{r_{O1} r_{O2}(g_{m2} + g_{mb2}) + r_{O1} + r_{O2}}$$

$$|A_v| = G_m R_{out}$$
$$= g_{m1} r_{O1} [(g_{m2} + g_{mb2}) r_{O2} + 1]$$

$$R_{out} = \left[\left[1 + (g_{m2} + g_{mb2}) \cdot r_{O2}\right] r_{O1} + r_{O2}\right] \| r_{O3}$$

$$G_m = g_{m1} \frac{r_{O1} r_{O2} (g_{m2} + g_{mb2})}{r_{O3} + r_{O2} + r_{O1} r_{O2} (g_{m2} + g_{mb2})}$$

Kurzusok, Tanítás

- Mikroelektronikai anyagok és szerkezetek vizsgálati módszerei (Kovács Balázs)
- Kisérletek tervezése és értékelése (Drégelyi-Kiss Ágota)
- Polimerek alkalmazása a mikrotechnológiában (Csikosné Pap Andrea)
- Bioelektromos aktivitások mérése (Márton Gergely)

- Teljesítményelektronika és szabályozástechnika

VÉGE